

J1040 U.S. PRO  
10/08/0083  
02/21/02

대한민국 특허청  
KOREAN INTELLECTUAL  
PROPERTY OFFICE

별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto  
is a true copy from the records of the Korean Intellectual  
Property Office.

출원번호 : 특허출원 2001년 제 15648 호  
Application Number

출원년월일 : 2001년 03월 26일  
Date of Application

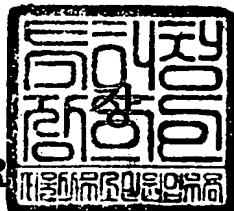
출원인 : 삼성전자 주식회사  
Applicant(s)



2001 년 05 월 02 일

특허청

COMMISSIONER



【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0006
【제출일자】	2001.03.26
【국제특허분류】	G06F
【발명의 명칭】	광 디스크 시스템의 재생 신호와 제어 신호 발생 장치 및 방법
【발명의 영문명칭】	Apparatus and method for generating RF signal and control signal in optical disc system
【출원인】	
【명칭】	삼성전자 주식회사
【출원인코드】	1-1998-104271-3
【대리인】	
【성명】	이영필
【대리인코드】	9-1998-000334-6
【포괄위임등록번호】	1999-009556-9
【대리인】	
【성명】	정상빈
【대리인코드】	9-1998-000541-1
【포괄위임등록번호】	1999-009617-5
【발명자】	
【성명의 국문표기】	김일권
【성명의 영문표기】	KIM, Il Kwon
【주민등록번호】	680819-1041545
【우편번호】	122-030
【주소】	서울특별시 은평구 대조동 194-12
【국적】	KR
【심사청구】	청구
【취지】	특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사 를 청구합니다. 대리인 이영필 (인) 대리인 정상빈 (인)

1020010015648

2001/5/

【수수료】

【기본출원료】	20	면	29,000	원
【가산출원료】	10	면	10,000	원
【우선권주장료】	0	건	0	원
【심사청구료】	15	항	589,000	원
【합계】			628,000	원
【첨부서류】			1.	요약서·명세서(도면)_1통

### 【요약서】

#### 【요약】

광 디스크 시스템의 재생 신호와 제어 신호 발생 장치 및 방법이 개시된다. 본 발명에 따른 광 디스크 시스템의 재생 신호와 제어 신호 발생 장치는, 다수 개의 수광 소자들로부터 출력되는 전류 크기를 전압으로 변환하고, 변환된 전압에 응답하여 재생 신호 및 제어 신호를 발생하는 장치에 있어서, 입력 데이터 처리부, 디지털 필터, 서보 신호 발생부, 디지털 알.에프 데이터 발생부 및 레퍼런스 비교기를 구비한다. 입력 데이터 처리부는 순차적으로 인가되는 선택 신호 및 소정 주기를 갖는 아날로그/디지털 변환 클럭 신호에 응답하여, 전압들을 시분할 샘플링하여 디지털 신호들로 변환한다. 디지털 필터는 각각의 디지털 신호들을 필터링하여 과형 정형하고, 과형 정형된 신호들을 출력한다. 서보 신호 발생부는 필터링된 디지털 신호들의 지연 시간을 보정하고, 보정된 신호들에 응답하여 서보 제어를 위한 제어 신호들을 생성한다. 디지털 알.에프 데이터 발생부는 필터링된 디지털 신호들의 지연 시간을 보정하고, 보정된 신호들을 가산하여 디지털 알.에프(RF) 데이터를 생성한다. 레퍼런스 비교기는 소정의 복조 클럭 신호에 응답하여 디지털 RF 데이터의 평균값과 디지털 RF 데이터의 레벨을 비교하고, 비교된 결과에 응답하여 엔.알.지(NRZ) 신호를 생성한다.

#### 【대표도】

도 2

**【명세서】****【발명의 명칭】**

광 디스크 시스템의 재생 신호와 제어 신호 발생 장치 및 방법{Apparatus and method for generating RF signal and control signal in optical disc system}

**【도면의 간단한 설명】**

도 1은 종래의 광 디스크 시스템의 재생 신호와 제어 신호 발생 장치를 설명하기 위한 블럭도이다.

도 2는 본 발명의 실시예에 따른 광 디스크 시스템의 재생 신호와 제어 신호 발생 장치를 설명하기 위한 블럭도이다.

도 3(a) 및 도 3(b)는 광 픽업의 규격과 및 진행 방향에 따른 수광 순서를 설명하기 위한 도면들이다.

도 4는 도 2에 도시된 장치의 디지털 필터를 설명하기 위한 상세한 블럭도이다.

도 5는 도 2에 도시된 장치의 서보 신호 발생부를 설명하기 위한 회로도이다.

도 6은 도 2에 도시된 장치의 지연 보정부를 설명하기 위한 회로도이다.

도 7은 본 발명에 따른 RF데이터와 종래의 RF데이터를 비교하기 위한 도면이다.

도 8은 도 2에 도시된 장치의 위상동기루프 및 타이밍 발생부를 설명하기 위한 회로도이다.

도 9는 도 2에 도시된 장치의 레퍼런스 비교기를 설명하기 위한 회로도이다.

도 10은 본 발명의 실시예에 따른 광 디스크 시스템의 재생 신호와 제어 신호 발생 방법을 설명하기 위한 플로우차트이다.

**【발명의 상세한 설명】****【발명의 목적】****【발명이 속하는 기술분야 및 그 분야의 종래기술】**

<11> 본 발명은 광 디스크 시스템에 관한 것으로서, 특히, 광 디스크 시스템의 재생 신호와 제어 신호 발생 장치 및 방법에 관한 것이다.

<12> 현재에는 정보화 시대가 도래함에 따라 점차 정보의 전송 속도와 전송량이 기하급수적으로 증가되고 있다. 이러한 많은 정보를 저장하는 방법은 접촉식인 마그네틱(magnetic) 방식과 광학적(optical) 방식으로 구분되어 발전되고 있다. 그러나, 저장 매체의 편리성 및 이동성 측면에서 점차 마그네틱 방식의 디스크 보다는 광학 저장 시스템이 각광을 받고 있다. 광학 저장 시스템을 구현하는 방법에 있어서, 콤팩트 디스크(Compact Disc:이하, CD라 함), 디지털 다기능 디스크(Digital Versatile Disc:이하, DVD라 함) 등이 계속적으로 발전되고 있다. 광 디스크를 이용한 데이터 저장 또는 복원 시스템에서는 디스크의 표면을 가공하여 빛의 반사량을 달리하고 이에 레이저 신호를 주사한다. 이 때, 광 디스크 복원 시스템에서는 디스크에서 반사되어 나오는 빛의 양을 전기적 신호로 변환하고, 그 세기에 따라 신호를 복원한다. 디스크에서 반사되어 나오는 빛의 양을 감지하기 위해 수광 소자로서 포토 다이오드가 이용되며, 감지된 빛의 양에 따라 포토 다이오드에서 흐르는 전류의 양이 다르게 나타난다. 시스템에 따라서 4개(A,B,C,D라 표기) 내지 6개(A,B,C,D,E,F라 표기)의 포토 다이오드가 사용된다.

<13> 도 1은 종래의 광 디스크 시스템의 재생 신호 및 제어 신호 발생 장치를 설명하기 위한 블럭도로서, RF 서밍(SUMMING) & 자동 이득 조절기(100), RF 등화기(110), 데이터

슬라이서(120), 위상 동기 루프(Phase Locked Loop:이하, PLL이라 함)(130), 트래킹 에러 검출부(140), 포커스 에러 검출부(150), 멀티플렉서(160), 아날로그/디지털 변환기(170) 및 서보(servo) 처리부(190)로 구성된다.

<14> 즉, 도 1에 도시된 각 A0,B0,C0,D0는 각각 4개의 포토 다이오드들에서 출력되는 전류의 크기를 전압으로 변환한 신호를 나타낸다. RF 서밍 & 자동 이득 조절기(100)는 상기 4개의 전압 신호들(A0,B0,C0,D0)을 각각 서밍하고, 이득 증폭하여 아날로그의 RF신호를 생성한다. 이 때, 아날로그의 RF신호는 RF등화기 (110)와 데이터 슬라이서(120)를 통하여 어시메트리(asymmetry) 보정된 후 소정 기준 전압과의 비교에 의해 1 또는 0의 구형파 신호로 변환됨으로써 데이터 복원이 이루어진다. 또한, 포커스 에러 검출부(150)와 트래킹 에러 검출부(140)는 각 4개의 전압(A0+C0) 와 (B0+D0)의 차 및 위상 차를 구하여 각각 포커스 에러(FE)와 트래킹 에러(TE)를 구한다.

<15> 그러나, 전술한 바와 같이, 종래에는 RF신호와 포커스 에러(FE) 및 트래킹 에러(TE)를 구하기 위해, 각각 별도의 아날로그 회로, 예를 들어, RF서밍 & 자동 이득 조절기(100), 트래킹 에러 검출부(140) 및 포커스 에러 검출부(150)와 같은 회로들이 사용된다. 즉, 별도의 아날로그 회로들을 사용함으로 인해, 제어 방식이 복잡해질 수 있다. 또한, RF신호가 아날로그 신호이기 때문에, 신호 보정을 위한 RF 등화기(110)와 데이터 슬라이서(120)도 아날로그 회로로 구현된다. 이러한 아날로그 회로들을 사용하는 경우에, 아날로그 소자들로 인한 편차로 인해 데이터 복원 시 오차가 발생될 수 있다. 따라서, 전체 시스템에 대한 신뢰도를 낮출 수 있다는 문제점이 있다. 게다가, 많은 아날로그 소자들이 사용되기 때문에, 광 디스크 시스템을 하나의 칩으로 구현하기 어렵다는 단점이 있다.

**【발명이 이루고자 하는 기술적 과제】**

<16> 본 발명이 이루고자하는 기술적 과제는, 광 디스크 시스템에서의 재생 신호와 서보 제어를 위한 제어 신호들을 디지털 방식으로 생성하여, 제어를 용이하게 하면서 신뢰성을 높일 수 있는 광 디스크 시스템에서의 재생 신호 및 서보 제어 신호 발생 장치를 제공하는데 있다.

<17> 본 발명이 이루고자하는 다른 기술적 과제는, 광 디스크 시스템에서의 재생 신호와 서보 제어를 위한 제어 신호들을 디지털 방식으로 생성하여, 제어를 용이하게 하면서 신뢰성을 높일 수 있는 광 디스크 시스템에서의 재생 신호 및 제어 신호 발생 방법을 제공하는데 있다.

**【발명의 구성 및 작용】**

<18> 상기 과제를 이루기위해, 본 발명에 따른 광 디스크 시스템에서의 재생 신호 와 제어 신호 발생 장치는, 다수 개의 수광 소자들로부터 출력되는 전류 크기를 전압으로 변환하고, 변환된 전압에 응답하여 재생 신호 및 제어 신호를 발생하는 장치에 있어서, 입력 데이터 처리부, 디지털 필터, 서보 신호 발생부, 디지털 알.에프 데이터 발생부 및 레퍼런스 비교기를 구비한다. 입력 데이터 처리부는 순차적으로 인가되는 선택 신호 및 소정 주기를 갖는 아날로그/디지털 변환 클럭 신호에 응답하여, 전압들을 시분할 샘플링 하여 디지털 신호들로 변환한다. 디지털 필터는 각각의 디지털 신호들을 필터링하여 파형 정형하고, 파형 정형된 신호들을 출력한다. 서보 신호 발생부는 필터링된 디지털 신호들의 자연 시간을 보정하고, 보정된 신호들에 응답하여 서보 제어를 위한 제어 신호들을 생성한다. 디지털 알.에프 데이터 발생부는 필터링된 디지털 신호들의 자연 시간을 보정하고, 보정된 신호들을 가산하여 디지털 알.에프(RF) 데이터를 생성한다. 레퍼런스

비교기는 소정의 복조 클럭 신호에 응답하여 디지털 RF 데이터의 평균값과 디지털 RF 데이터의 레벨을 비교하고, 비교된 결과에 응답하여 엔.알.지(NRZ) 신호를 생성한다.

<19> 상기 다른 과제를 이루기위해, 본 발명에 따른 광 디스크 시스템에서의 재생 신호와 제어 신호 발생 방법은, 다수 개의 수광 소자들로부터 출력되는 전류 크기를 전압으로 변환하고, 상기 변환된 전압에 응답하여 재생 신호 및 제어 신호를 발생하는 방법에 있어서, (a)~(d)단계를 구비한다. (a)단계는 순차적으로 인가되는 선택 신호 및 소정 주기를 갖는 아날로그/디지털 변환 클럭 신호에 응답하여, 전압들을 시분할 샘플링하여 디지털 신호들을 생성한다. (b)단계는 각각의 디지털 신호들을 필터링하여 파형 정형된 신호들을 생성한다. (c)단계는 필터링된 디지털 신호들의 자연 시간을 보정하고, 보정된 결과에 응답하여 포커스 에러와 트래킹 에러를 포함하는 제어 신호들을 생성한다. (d)단계는 필터링된 신호들의 자연 시간을 보정하고, 보정된 신호들에 응답하여 재생 신호를 생성한다.

<20> 이하에서, 본 발명에 따른 광 디스크 시스템에서의 재생 신호 및 제어 신호 발생 장치 및 방법에 관하여 첨부된 도면을 참조하여 다음과 같이 설명한다.

<21> 도 2는 본 발명의 실시예에 따른 광 디스크 시스템에서의 재생 신호 및 제어 신호 발생 장치를 설명하기 위한 개략적인 블럭도이다. 도 2를 참조하면, 재생 신호 및 제어 신호 발생 장치는 멀티플렉서(200), 아날로그/디지털 변환기 (Analog/Digital Converter: 이하, ADC라 함)(210), 디지털 필터(220), 서보 신호 발생부(230), 서보 처리부(240), PLL 및 타이밍 발생부(250), 디지털 RF 데이터 발생부(260), 레퍼런스 비교기(270) 및 EFM & 에러 정정(ECC) 디코더(280)를 포함한다.

<22> 도 2의 A0, B0, C0, D0은 구체적으로 도시되지는 않았으나 4개의 수광 소자들, 즉, 포토 다이오드들에서 출력되는 전류를 전압으로 변환한 신호를 나타낸다. 도 2의 실시예에서는 4개의 수광 소자가 이용되는 경우에 대해 도시되었으나 시스템 설계 방식에 따라서 6개, 또는 그 이상이 될 수도 있다.

<23> 멀티플렉서(200)는 상기 전압들(A0, B0, C0, D0)을, PLL & 타이밍 발생부 (250)에서 생성되는 선택 신호(SEL)에 응답하여 순차적으로 출력한다. 선택 신호 (SEL)의 생성에 관해서는 이후에 도 8을 참조하여 상세히 설명될 것이다.

<24> ADC(210)는 멀티플렉서(200)를 통하여 순차적으로 입력되는 아날로그의 전압들(A0~D0)을, ADC클럭 신호(ADC\_CLK)에 응답하여 시분할 샘플링하고, 샘플링된 결과를 디지털 신호로 변환하여 각각 디지털 신호들(A1,B1,C1,D1)로서 출력한다. 여기에서, 멀티플렉서(200)와 ADC(210)는 입력 데이터 처리부로 통합되어 명명될 수 있다.

<25> 디지털 필터(220)는 ADC(210)를 통하여 입력되는 디지털 신호들(A1~D1)을 디지털 필터링하여 파형정형하고, 파형 정형된 결과를 제2디지털 신호들(A2, B2,C2,D2)로서 출력한다.

<26> 서보 신호 발생부(230)는 디지털 필터(220)에서 필터링된 신호들 (A2,B2,C2,D2)을 입력하여 지연 시간을 보정하고, 보정된 신호들에 응답하여 서보 제어를 위한 제어 신호들(FE, TE)을 생성한다. 구체적으로, 필터링된 각 신호들간의 차와 위상 차에 의해 포커스 에러(FE)와 트래킹 에러(TE)가 구해진다. 구해진 트래킹 에러(TE)와 포커스 에러(FE)는 서보 처리부(240)로 인가되어 각각 트래킹 서보(미도시)와 포커스 서보(미도시)를 제어하는데 이용된다.

<27> 디지털 RF 데이터 발생부(260)는 디지털 필터(220)에서 출력되는 제2디지털 신호들(A2~D2)의 지연 시간을 보정하고, 보정된 각 신호들을 가산하여 디지털 RF 데이터(DRF\_DATA)를 생성한다. 즉, 광원으로부터 빛이 디스크의 피트에 도달하는 시점이 서로 다르기 때문에, 수광 소자들 A,B,C 및 D들 중에서 A와 B는 C와 D에 비하여 수광 시간이 빠르다. 따라서, 상기 서보 신호 발생부(230)와 디지털 RF 데이터 발생부(260)는 이러한 시간 차를 보정하여 각각 서보 제어 신호들(TE,FE)과 RF 데이터 생성 시에 발생될 수 있는 오차를 최소화한다.

<28> PLL & 타이밍 발생부(250)에 있어서 PLL은 디지털 RF데이터 발생부(260)로부터 출력되는 디지털 RF데이터(DRF\_DATA)에 응답하여 채널 비트 클럭 신호의 N배, 예를 들어, 4배 주파수를 갖는 ADC 클럭 신호(ADC\_CLK)를 생성한다. 또한, 타이밍 발생부(250)는 ADC클럭 신호(ADC\_CLK)에 응답하여 복조 클럭 신호(DEM\_CLK)와 멀티플렉서(200)의 선택 신호(SEL)를 생성한다. PLL & 타이밍 발생부(250)에 대해서는 도 8을 참조하여 상세히 설명될 것이다.

<29> 레퍼런스 비교기(270)는 PLL & 타이밍 발생부(250)에서 출력되는 복조 클럭 신호(DEM\_CLK)에 응답하여 디지털 RF 데이터(DRF\_DATA)를 입력하고, 상기 디지털 RF데이터(DRF\_DATA)를 기준 전압과 비교하여 최종적인 NRZ(non-return to zero)신호를 생성한다.

<30> EFM 및 에러 정정 디코더(280)는 상기 복조 클럭 신호(DEM\_CLK)에 응답하여, 레퍼런스 비교기(270)에서 생성되는 NRZ신호를 EFM복조하고, EFM 복조된 신호를 에러 정정한다.

<31> 도 3(a)및 도 3(b)는 도 2에 도시된 장치에서 광 팩업의 규격과 진행 방향에 따른

포토 다이오드의 수광 순서를 설명하기 위한 도면들이다. 도 3(a) 및 도 3(b)를 참조 부호 30은 4개의 포토 다이오드(A,B,C,D)에서 수광되는 빔의 형태를 나타내고, 32a~32e는 디스크의 피트를 나타낸다. 또한, D는 빔의 직경(1.6um)을 나타내고, P\_L은 피트의 길이를 나타내고, S\_L은 두 포토 다이오드(A,D)의 중심간의 거리를 나타낸다. T\_R는 트랙 간의 간격을 나타낸다. 또한, PW는 피트의 두께를 나타낸다. 상기 피트 길이(P\_L)를 3T라 할 때, CD의 경우에는 0.8677um이 되고, DVD의 경우에는 0.4um가 된다. 또한, 트랙간 간격(T\_R)은 CD의 경우에 1.6um이고, DVD의 경우에 0.74um가 된다.

<32> 즉, 도 3(a)와 3(b)에서 광 픽업의 진행 방향을 고려할 때, 광 픽업의 이동 시에 포토 다이오드(A)와 포토 다이오드(D)에서 수광되는 빛의 중심간의 거리(S\_L)는 대략 1T+a로 나타낼 수 있다. 여기에서, a는 ADC(210)에서 샘플링 시에 나타나는 A0와 D0의 샘플링 시간차를 나타내며, 예를 들어, 3T/4가 될 수 있다. 전술한 바와 같이, 광 픽업이 이동할 때 A와 B에서 먼저 수광이 이루어지고, C와 D에서 소정의 시간차를 가지고 수광이 이루어진다. 디스크 표면에서 반사되는 빛의 양이 많을수록 수광 소자들은 더욱 많은 전류를 흘려주게 된다. 상기 ADC(210)에서 출력되는 디지털 데이터들을 각각 시간차에 따라서 표현하면, A1(n), B1(n), C1(n), D1(n), A1(n+1), B1(n+1), C1(n+1), D1(n+1), ... 로 나타낼 수 있다. 따라서, ADC(210)에서 출력되는 데이터들은 4개의 샘플마다 연속성을 갖는다.

<33> 도 4는 도 2에 도시된 장치의 디지털 필터(220)를 설명하기 위한 상세한 블럭도이다. 도 2를 참조하면, 디지털 필터(220)는 4개의 유한 임펄스 응답(Finite Impulse Response; 이하, FIR이라 함) 필터들(40, 42, 44, 46)로 구성된다.

<34> 각 FIR필터들(40~46)은 각각 제1디지털 신호들(A1~D1)을 필터링함으로써 디지털 데

이타를 더욱 정교하게 파형 정형하고, 그 결과를 제2디지탈 신호들(A2~D2)로서 나타낸다. 여기에서, FIR 필터는 이산 시간 시스템의 주파수 응답을 직접 근사화하는 것을 바탕으로 하여 설계된다.

<35>         도 5는 도 2에 도시된 장치의 서보 신호 발생부(230)를 설명하기 위한 회로도이다. 도 5를 참조하면, 서보 신호 발생부(230)는 제1, 제2지연부(510, 520), 가산기들(530, 540), 위상 판별기(550) 및 감산기(560)로 구성된다.

<36>         제1지연부(510)는 필터링된 디지탈 신호(A2)를 입력하여 소정 시간, 바람직하게는 채널 비트 클럭 주기(1T) 만큼 지연시키고, 지연된 신호(A2D)를 출력한다. 여기에서, 채널 비트 클럭 신호는 CD의 경우에 4.3218MHz의 주파수를 갖고, DVD의 경우에 26.16MHz의 주파수를 갖는다. 제2지연부(520)는 필터링된 디지탈 신호(B2)를 입력하여 소정 시간(1T)만큼 지연시키고, 지연된 신호(B2D)를 출력한다. 가산기(530)는 지연된 디지탈 신호(A2D)와 필터링된 디지탈 신호(C2)를 더하고, 더해진 결과를 출력한다. 가산기(540)는 지연된 디지탈 신호(B2D)와 필터링된 디지탈 신호(D2)를 더하고, 더해진 결과를 출력한다.

<37>         위상 판별기(550)는 가산기들(530, 540)의 출력 신호의 위상 차를 판별하고, 판별된 결과로서 트래킹 서보(미도시)를 제어하기 위한 트래킹 에러(TE)를 생성한다. 감산기(560)는 가산기(530)의 출력으로부터 가산기(540)의 출력을 감산하여 포커스 서보(미도시)를 제어하기 위한 포커스 에러(FE)를 생성한다.

<38>         즉, 필터링된 디지탈 신호들(A2,B2,C2,D2)은 4개 샘플마다 연속성을 갖기 때문에, 서보 신호 발생부(230)는 4개 샘플마다 1개씩의 연속 샘플들, 즉, A2(n), A2(n+1), ..., B2(n), B2(n+1), C2(n), C2(n+1), ...D2(n), D2(n+1), ..등과 같이 정렬하여 트래킹 에

터(TE)와 포커스 에러(FE)를 생성한다. 여기에서, n+1은 각각 지연된 데이터를 나타내며, 도 5의 A2D 및 B2D와 동일한 의미를 나타낸다.

<39>      도 6은 도 2에 도시된 디지털 RF데이터 발생부(260)를 설명하기 위한 회로도로서, 제1, 제2지연부(62, 64) 및 가산기(66)로 구성된다.

<40>      도 6의 제1지연부(62)와 제2지연부(64)는 각각 필터링된 디지털 신호들(A2,B2)을 입력하여 1T씩 지연시키고, 지연된 신호들을 출력한다. 여기에서, 가산기(66)는 제1, 제2지연부(62, 64)에서 출력되는, 지연 시간 보정된 신호들(A2D, B2D)과 디지털 신호들(C2,D2)을 가산하고, 가산된 결과를 상기 디지털 RF데이터(DRF\_DATA)로서 출력한다.

<41>      즉, 도 6에서는 1T만큼 지연된 A2(A2D)와 B2(B2D)를 C2, D2에 더함으로써 더욱 정확한 디지털 RF데이터(DRF\_DATA)를 얻을 수 있다.

<42>      도 7은 본 발명에서 생성되는 RF데이터와 종래의 방식으로 생성되는 RF 데이터를 비교하기 위한 도면으로서, 참조 부호 72는 도 1의 종래의 재생 장치에서 생성되는 RF데이터를 나타내고, 참조 부호 74는 본 발명의 장치에서 생성되는 RF데이터를 나타낸다.

<43>      도 7을 참조하면, 종래의 RF데이터(72)는  $A(n)+B(n)+C(n)+D(n)$ 에 의해 구해지는 결과를 나타내고, 본 발명에서 생성되는 RF데이터는  $A2(n+1)+B2(n+1)+C2(n)+D2(n)$ 에 의해 구해지는 결과를 나타낸다. 도 7에 도시된 바와 같이, 본 발명에서 생성된 RF데이터(74)의 전압 레벨은 종래의 RF 데이터(72)에 비해 크므로, 신호 대 잡음(S/N)비가 높아지는 것을 알 수 있다.

<44>      도 8은 도 2에 도시된 장치의 PLL 및 타이밍 발생부(250)를 설명하기 위한 상세한 블럭도이다. 도 8을 참조하면, PLL 및 타이밍 발생부(250)는 카운터(82), PLL(84) 및 분

주기(84)로 구성된다.

<45> PLL(84)는 디지털 RF데이터(DRF\_DATA)를 입력하고, 상기 DRF\_DATA에 동기되는 채널 비트 클럭 신호를 생성하고, 채널 비트 클럭 신호의 소정 배수, 예를 들어 4배의 주파수를 갖는 ADC클럭 신호(ADC\_CLK)를 생성한다. 상기 ADC클럭 신호(ADC\_CLK)는 ADC(210)로 입력되어 샘플링 클럭 신호로서 이용된다.

<46> 카운터(82)는 PLL(84)에서 생성되는 ADC클럭 신호(ADC\_CLK)를 카운팅하고, 상기 카운팅된 결과를 멀티플렉서(200)의 선택 신호(SEL)로서 인가한다. 여기에서, 카운터(82)는 모듈로 N(예를 들어, 4) 연산을 수행하는 모듈로 N카운터로 구현될 수 있다. 이 때, 카운터(82)의 출력은 0,1,2,3이 반복적으로 나타나게 된다. 또한, 분주기(84)는 PLL(84)에서 출력되는 ADC클럭 신호(ADC\_CLK)를 소정 율로 분주하고, 분주된 신호를 복조 클럭 신호(DEM\_CLK)로서 EFM 및 에러 정정 디코더(280)로 인가한다. 여기에서, 분주기(84)는 PLL(84)에서 출력되는 ADC클럭 신호(ADC\_CLK)를 4분주하는 것이 바람직하다.

<47> 도 9는 도 2에 도시된 장치의 레퍼런스 비교기(270)를 설명하기 위한 블럭도이다. 도 9를 참조하면, 레퍼런스 비교기(270)는 평균값 생성부(92), 비교기(94) 및 데이터 결정부(DECISION)(96)로 구성된다.

<48> 평균값 생성부(92)는 디지털 RF 데이터(DRF\_DATA)를 입력하여 그 평균값을 구하고, 구해진 평균값을 기준 전압으로 설정한다.

<49> 비교기(94)는 평균값 생성부(92)에서 구해지는 기준 전압과 디지털 RF데이터(DRF\_DATA)의 레벨을 비교하고, 비교된 결과를 출력한다. 즉, 비교기(94)는 기준 전압보다 디지털 RF데이터(DRF\_DATA)의 레벨이 크면 하이 레벨, 즉 '1'의 신호를 출력하고, 기

준 전압보다 디지털 RF 데이터(DRF\_DATA)의 레벨이 작으면 로우 레벨, 즉, '0'의 신호를 출력한다.

<50>      데이터 결정부(96)는 비교기(94)의 출력 신호가 소정 규격 내에 존재하는 신호인가를 판단하고, 판단된 결과에 응답하여 NRZ신호를 생성한다. 여기에서, 데이터 결정부(96)는 비교기(94)에서 출력되는 하이 레벨 또는 로우 레벨의 데이터에 의해 나타날 수 있는 에러성분을 보정하는 에러 정정 능력을 가진다. 구체적으로, 비교기(94)의 출력 신호의 주기가 신호 규격상 위배되는 길이, 예를 들어, 3T 미만의 신호로 나타나는 경우가 있을 수 있다. 이러한 경우에, 데이터 결정부(96)는 비교기(94)의 출력 신호의 주기를 3T이상의 신호로 조정하여 출력하도록 할 수 있다. 이는 종래의 아날로그 회로에서 나타나는 하드웨어적인 결정 방법을 사용하지 않고, 소프트웨어적인 결정 방법을 사용함으로써 가능하다. 또한, 상기 데이터 결정부(96)는 이러한 에러 보정 기능을 수행하기 위해 비터비 디코더(미도시)를 포함할 수 있다. 결과적으로, 디지털 RF데이터(DRF\_DATA)의 평균값에 의해 구해진 기준 전압과 디지털 RF데이터(DRF\_DATA)를 비교한 결과 데이터를 보정한 신호가 최종적인 NRZ 신호가 된다.

<51>      도 10은 본 발명에 따른 광디스크 시스템의 재생 신호 및 제어 신호 발생 방법을 설명하기 위한 플로우차트이다. 도 1 및 도 10을 참조하여 광 디스크 시스템의 재생 신호 및 제어 신호 발생 방법에 관하여 구체적으로 설명된다.

<52>      먼저, 포토 다이오드(A,B,C,D)에서 출력되는 전류는 전압으로 변환되고, 그 결과는 변환된 전압 신호(A0, B0, C0, D0)로서 출력된다(제900단계). 이 때, A0, B0, C0, D0는 도 2의 멀티플렉서(200)와 ADC(210)에서 선택 신호(SEL)에 응답하여

시분할 샘플링되고, ADC클럭 신호(ADC\_CLK)에 응답하여 디지털 신호(A1, B1, C1, D1)로서 출력된다(제910단계). 여기에서, 디지털 신호들(A1,B1,C1,D1)은 도 1의 디지털 필터(220)에서 필터링되어 필터링된 디지털 신호들(A2,B2,C2,D2)이 생성된다 (제920단계). 여기에서, 필터링된 신호들에 의해 포커스 에러(FE)와 트래킹 에러(TE)를 구하는 과정(제940단계) 및 디지털 RF데이터(DRF\_DATA)와 NRZ신호를 구하는 과정(제930단계)이 수행된다. 도 10에서 제930단계와 제940단계는 동시에 이루어진다.

<53> 제930단계에 대하여 구체적으로 설명하면 다음과 같다. 즉, 디지털 신호(A2, B2)는 디지털 RF데이터 발생부(260)에서 1T 지연되어 A2D, B2D로서 생성되고(제932단계), A2D, B2D는 C2, D2와 더해져서(A2D+B2D+C2+D2) 디지털 RF데이터(DRF\_DATA)가 생성된다(제934단계). 제934단계에서 생성된 디지털 RF데이터(DRF\_DATA)는 레퍼런스 비교기(270)로 입력된다. 따라서, 레퍼런스 비교기(270)는 디지털 RF데이터(DRF\_DATA)의 평균값(기준 전압)과 DRF\_DATA를 비교하여 NRZ 신호를 생성한다(제936단계). 생성된 NRZ신호는 EFM & ECC디코더(280)로 입력되고, 여기에서 EFM복조 및 에러 정정되어 데이터 복원이 이루어진다.

<54> 한편, 제920단계에서 생성된 디지털 신호들(A2,B2)은 서보 신호 발생부 (230)에서 1T 지연되고, 지연된 신호는 A2D, B2D로서 생성한다(제942단계). 서보 신호 발생부(230)는 A2D+C2와 B2D+D2의 차를 구하여 포커스 에러(FE)를 생성하고, A2D+C2와 B2D+D2의 위상 차를 판별하여 트래킹 에러(TE)를 생성한다(제944단계). 제944단계에서 생성된 포커스 에러(FE)와 트래킹 에러(TE)는 서보 처리부(240)로 인가되어 각각 포커스 서보(미도시)와 트래킹 서보(미도시)를 제어하는데 이용된다.

<55> 이상에서와 같이, 본 발명에서는 각각 재생 신호와 서보 제어 신호들을 생성하는데

있어 아날로그 회로를 이용하지 않고 디지털 회로를 이용함으로써 정확한 신호 재생을 수행할 수 있고. 제어 신호 발생 시 에러를 최소화할 수 있다.

<56> 본 발명은 도면에 도시된 일 실시예를 참고로 설명되었으나 이는 예시적인 것에 불과하며, 본 기술 분야의 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 타 실시예가 가능하다는 점을 이해할 것이다. 따라서, 본 발명의 진정한 기술적 보호 범위는 첨부된 등록청구범위의 기술적 사상에 의해 정해져야 할 것이다.

#### 【발명의 효과】

<57> 본 발명에 따르면, 별도의 아날로그 회로에 의해 생성되었던 재생 신호와 서보 제어 신호들을 디지털 방식의 회로를 이용하여 생성함으로써 시스템을 원칠회할 수 있다는 효과가 있다. 또한, 디지털 방식에 의해 상기 신호들을 생성하기 때문에, 아날로그 소자의 편차로 인한 오차를 최소화할 수 있다는 효과가 있다. 또한, 각각의 디지털 필터에 의해 수광 소자에 흐르는 전류의 양을 정량화하여 각각 파형 정형할 수 있고, 재생 신호 및 제어 신호 발생 시 발생되는 시간 지연을 보상함으로써 정확한 신호 재생을 수행할 수 있다는 효과가 있다.

**【특허청구범위】****【청구항 1】**

다수 개의 수광 소자들로부터 출력되는 전류 크기를 전압으로 변환하고, 상기 변환된 전압에 응답하여 재생 신호 및 제어 신호를 발생하는 장치에 있어서,  
순차적으로 인가되는 선택 신호 및 소정 주기를 갖는 아날로그/디지탈 변환 클럭  
신호에 응답하여, 상기 전압들을 시분할 샘플링하여 디지탈 신호들로 변환하는 입력 데  
이타 처리부;

상기 각각의 디지탈 신호들을 필터링하여 파형 정형하고, 상기 파형 정형된 신호들  
을 출력하는 디지탈 필터;

상기 필터링된 디지탈 신호들의 지연 시간을 보정하고, 상기 보정된 신호들에 응  
답하여 서보 제어를 위한 상기 제어 신호들을 생성하는 서보 신호 발생부;

상기 필터링된 디지탈 신호들의 지연 시간을 보정하고, 상기 보정된 신호들을 가산  
하여 디지탈 알.에프(RF) 데이터를 생성하는 디지탈 알.에프 데이터 발생부; 및  
소정의 복조 클럭 신호에 응답하여 상기 디지탈 RF 데이터의 평균값과 상기 디지탈  
RF 데이터의 레벨을 비교하고, 상기 비교된 결과에 응답하여 엔.알.지(NRZ) 신호를 생  
성하는 레퍼런스 비교기를 구비하는 것을 특징으로 하는 재생 신호와 제어 신호 발생 장  
치.

**【청구항 2】**

제1항에 있어서, 상기 재생 신호 및 제어 신호 발생 장치는,

상기 디지털 RF 데이터에 응답하여 채널 비트 클럭 신호의 N배 주파수를 갖는 상기 아날로그/디지털 변환 클럭 신호를 생성하는 위상 동기 루프; 및  
상기 아날로그/디지털 변환 클럭 신호를 N분주하여 상기 복조 클럭 신호를 생성하고, 상기 아날로그/디지털 변환 클럭 신호를 카운팅하여 상기 멀티플렉서의 선택 신호를 생성하는 타이밍 발생부를 더 구비하는 것을 특징으로 하는 재생 신호와 제어 신호 발생 장치.

#### 【청구항 3】

제2항에 있어서, 상기 타이밍 발생부는,  
모듈로 N연산을 수행하는 모듈로 N카운터로 구현되고, 상기 아날로그/디지털 변환 클럭 신호를 카운팅한 값에 응답하여 상기 선택 신호를 생성하는 카운터; 및  
상기 아날로그/디지털 변환 클럭 신호를 N 분주하여 상기 복조 클럭 신호를 생성하는 분주기를 구비하는 것을 특징으로 하는 재생 신호와 제어 신호 발생 장치.

#### 【청구항 4】

제3항에 있어서, 상기 카운터는 모듈로 4 카운터로 구현되는 것을 특징으로 하는 재생 신호와 제어 신호 발생 장치.

#### 【청구항 5】

제3항에 있어서, 상기 분주기는 상기 아날로그/디지털 변환 클럭 신호를 4분주하는 것을 특징으로 하는 재생 신호와 제어 신호 발생 장치.

#### 【청구항 6】

제2항에 있어서, 상기 입력 데이터 처리부는,

상기 선택 신호에 응답하여 순차적으로 상기 전압들을 출력하는 멀티플렉서; 및  
상기 멀티플렉서의 출력을 상기 아날로그/디지털 변환 클럭 신호에 응답하여 시분  
할 샘플링하고, 상기 샘플링된 신호를 상기 디지털 신호들로 출력하는 아날로그/디지털  
변환기를 구비하는 것을 특징으로 하는 재생 신호와 제어 신호 발생 장치.

#### 【청구항 7】

제2항에 있어서, 상기 디지털 필터는  
다수 개의 유한 임펄스 응답(Finite Impulse Response:FIR) 필터들을 포함하는 것  
을 특징으로 하는 재생 신호와 제어 신호 발생 장치.

#### 【청구항 8】

제2항에 있어서, 상기 서보 신호 발생부는,  
상기 필터링된 디지털 신호들이 제1~제4디지털 신호들인 경우에,  
상기 제1~제4디지털 신호들 중에서 지연 시간이 다른 제1디지털 신호를 1T(여기에  
서, 1T는 채널 비트 클럭 주기) 만큼 지연시키고, 상기 지연된 신호를 출력하는 제1지연  
부;

상기 제1~제4디지털 신호들 중에서 지연 시간이 다른 제2디지털 신호를 1T 만큼  
지연시키고, 상기 지연된 신호를 출력하는 제2지연부;

상기 지연된 제1디지털 신호와, 제3디지털 신호를 가산하고, 상기 가산된 결과를  
출력하는 제1가산기;

상기 지연된 제2디지털 신호와 제4디지털 신호를 가산하고, 상기 가산된 결과를  
출력하는 제2가산기;

상기 제1가산기의 출력 신호와 상기 제2가산기의 출력 신호의 위상 차를 판별하고,  
상기 판별된 결과에 응답하여 트래킹 에러를 생성하는 위상 판별기; 및  
상기 제1가산기의 출력 신호로부터 상기 제2가산기의 출력 신호를 감산하고, 상기  
감산된 결과를 포커스 에러로서 출력하는 감산기를 구비하는 것을 특징으로 하는 재생  
신호와 제어 신호 발생 장치.

#### 【청구항 9】

제8항에 있어서, 상기 디지털 RF데이터 발생부는,  
상기 제1디지털 신호를 1T 지연시키고, 상기 지연된 신호를 출력하는 제3지연부;  
상기 제2디지털 신호를 1T 지연시키고, 상기 지연된 신호를 출력하는 제4지연부;  
및  
상기 제3, 제4지연부에서 출력되는 신호들과, 상기 제3디지털 신호 및 상기 제4디  
지털 신호를 가산하고, 상기 가산된 결과를 상기 디지털 RF 데이터로서 출력하는 제3가  
산기를 구비하는 것을 특징으로 하는 재생 신호와 제어 신호 발생 장치.

#### 【청구항 10】

제9항에 있어서, 상기 레퍼런스 비교기는,  
상기 복조 클럭 신호에 응답하여 상기 디지털 RF 데이터를 입력하고, 상기 디지털  
RF 데이터의 평균값을 구하여 기준 전압으로 설정하는 평균값 생성부;  
상기 기준 전압과 상기 디지털 RF 데이터를 비교하고, 상기 비교된 결과를 출력하  
는 비교기; 및  
상기 비교기의 출력 신호가 소정 규격 내에 존재하는 신호인가를 판단하고, 상기

판단된 결과에 응답하여 상기 NRZ신호로서 출력하는 데이터 결정부를 구비하는 것을 특징으로 하는 재생 신호와 제어 신호 발생 장치.

### 【청구항 11】

다수 개의 수광 소자들로부터 출력되는 전류 크기를 전압으로 변환하고, 상기 변환된 전압에 응답하여 재생 신호 및 제어 신호를 발생하는 방법에 있어서,

- (a) 순차적으로 인가되는 선택 신호 및 소정 주기를 갖는 아날로그/디지털 변환 클럭 신호에 응답하여, 상기 전압들을 시분할 샘플링하여 디지털 신호들을 생성하는 단계;
- (b) 상기 각각의 디지털 신호들을 필터링하여 파형 정형된 신호들을 생성하는 단계;
- (c) 상기 필터링된 디지털 신호들의 자연 시간을 보정하고, 상기 보정된 결과에 응답하여 포커스 에러와 트래킹 에러를 포함하는 상기 제어 신호들을 생성하는 단계; 및
- (d) 상기 필터링된 신호들의 자연 시간을 보정하고, 상기 보정된 신호들에 응답하여 상기 재생 신호를 생성하는 단계를 구비하는 것을 특징으로 하는 재생 신호 와 제어 신호 발생 방법.

### 【청구항 12】

제11항에 있어서, 상기 (a)단계는,

- (a1) 상기 전압들을 소정의 선택 신호에 응답하여 순차적으로 출력하는 단계; 및
- (a2) 상기 순차적으로 출력되는 전압들을 상기 아날로그/디지털 변환 클럭 신호에 응답하여 샘플링하고, 상기 샘플링된 신호를 디지털 변환하여 상기 디지털 신호들로서 출력하는 단계를 구비하는 것을 특징으로 하는 재생 신호와 제어 신호 발생 방법.

**【청구항 13】**

제12항에 있어서, 상기 (c) 단계는,

상기 필터링된 디지털 신호들이 제1~제4디지털 신호인 경우에,

(c1)상기 디지털 신호들 중 지연 시간이 다른 제1 및 제2디지털 신호를 1T(여기에서, 1T는 채널 비트 클럭 주기)만큼 지연시키는 단계; 및

(c2) 상기 지연된 제1디지털 신호와 제3디지털 신호의 합으로부터, 상기 지연된 제2디지털 신호와 제4디지털 신호의 합을 감산하여 상기 포커스 에러를 생성하고,

상기 지연된 제1디지털 신호와 상기 제3디지털 신호의 합과, 상기 지연된 제2디지털 신호와 상기 제4디지털 신호의 합의 위상 차를 판별하고, 상기 판별된 결과에 응답하여 상기 트래킹 에러를 생성하는 단계를 구비하는 것을 특징으로 하는 재생 신호와 제어 신호 발생 방법.

**【청구항 14】**

제13항에 있어서, 상기 (d)단계는,

(d1)상기 필터링된 디지털 신호들 중 지연 시간이 다른 상기 제1, 제2디지털 신호들을 1T만큼 지연시키는 단계;

(d2) 상기 지연된 제1, 제2디지털 신호들과 상기 제3, 제4디지털 신호들을 가산하여 디지털 알.에프(RF) 데이터를 생성하는 단계; 및

(d3)상기 디지털 RF 데이터의 평균값과 상기 디지털 RF데이터를 비교하여 엔.알.지(NRZ) 신호를 생성하고, 상기 NRZ신호를 상기 재생 신호로서 출력하는 단계를 구비하는 것을 특징으로 하는 재생 신호와 제어 신호 발생 방법.

**【청구항 15】**

제14항에 있어서, 상기 재생 신호 및 제어 신호 발생 방법은,

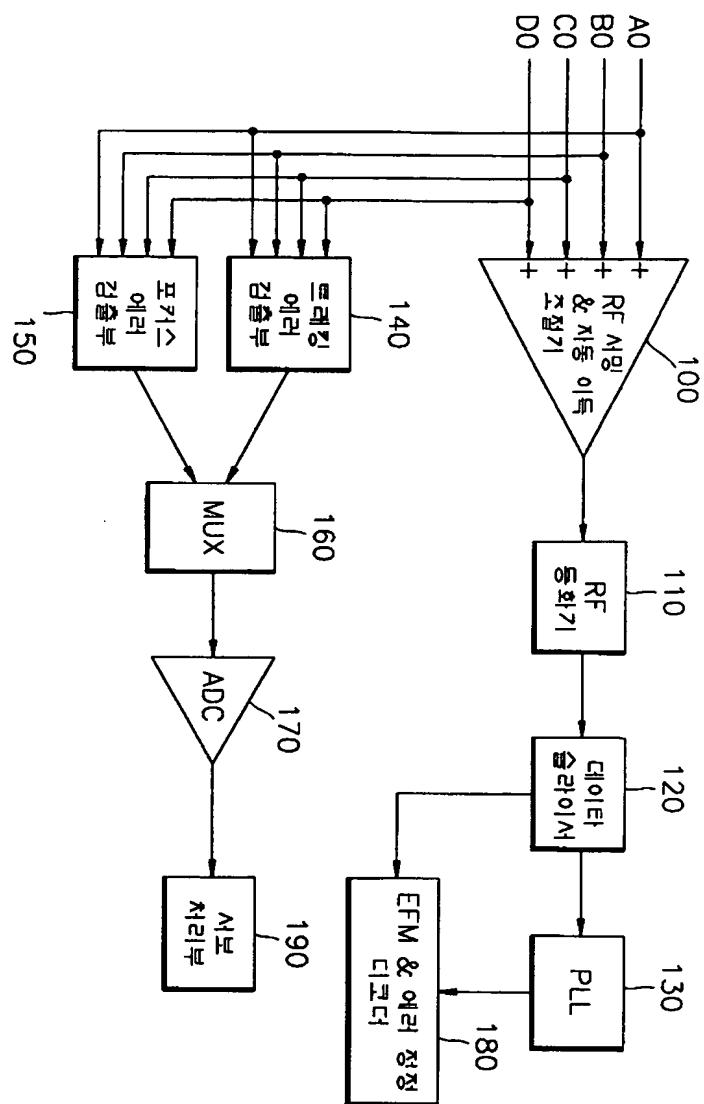
(e) 상기 디지털 RF 데이터에 동기되는 채널 비트 클럭 신호를 생성하는 단계;

(f)상기 채널 비트 클럭 신호의 N배 주파수를 갖는 신호를 상기 아날로그/디지털 변환 클럭 신호로서 생성하는 단계; 및

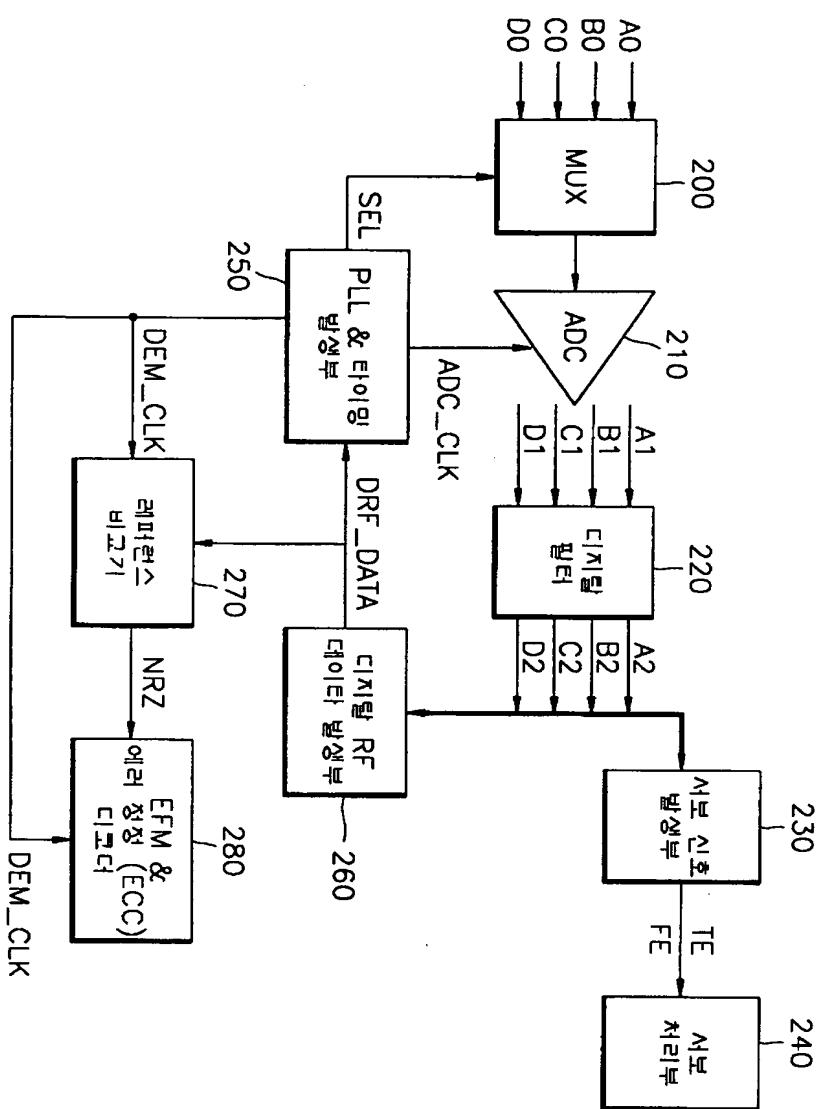
(g)상기 아날로그/디지털 변환 클럭 신호를 카운팅하고, 상기 카운팅된 결과에 응답하여 상기 선택 신호를 생성하는 단계를 더 구비하는 것을 특징으로 하는 재생 신호와 제어 신호 발생 방법.

【도면】

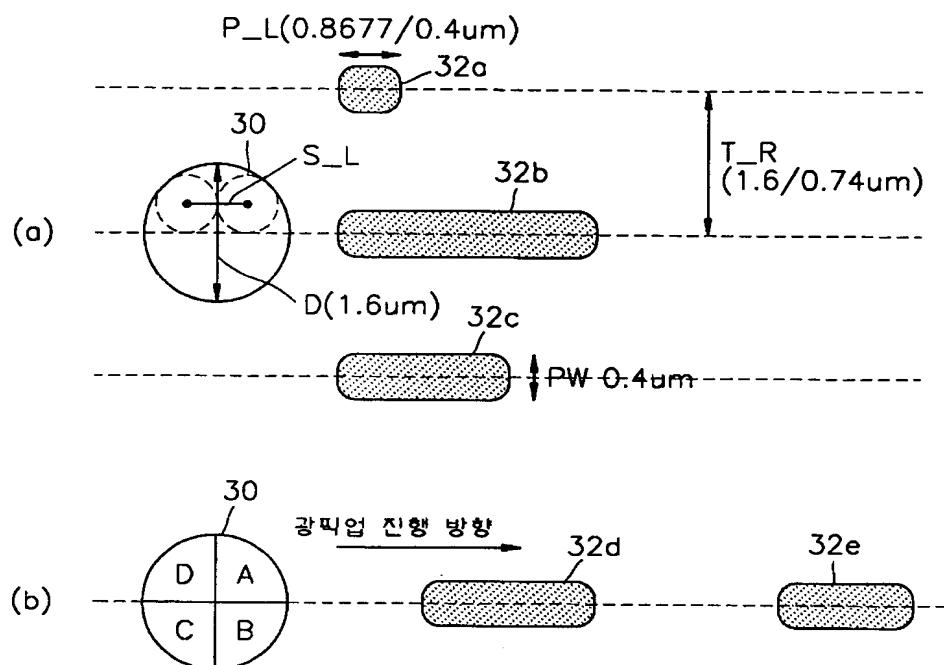
【도 1】



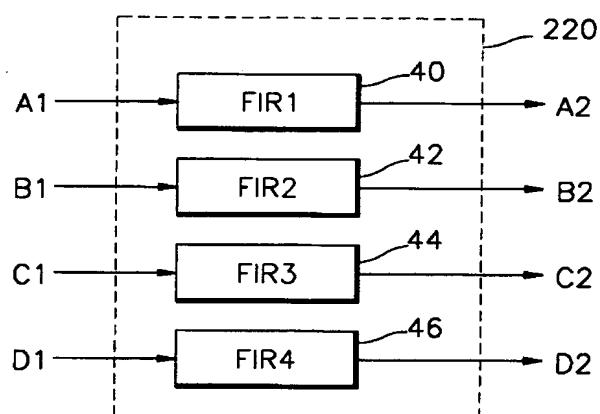
## 【도 2】



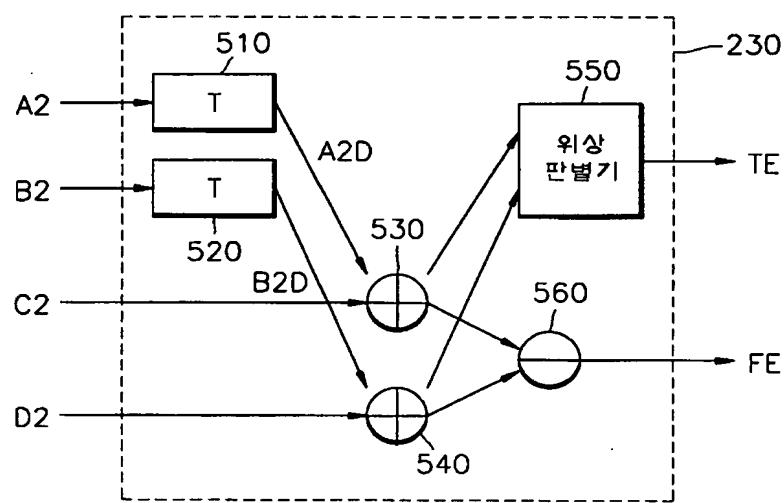
【도 3】



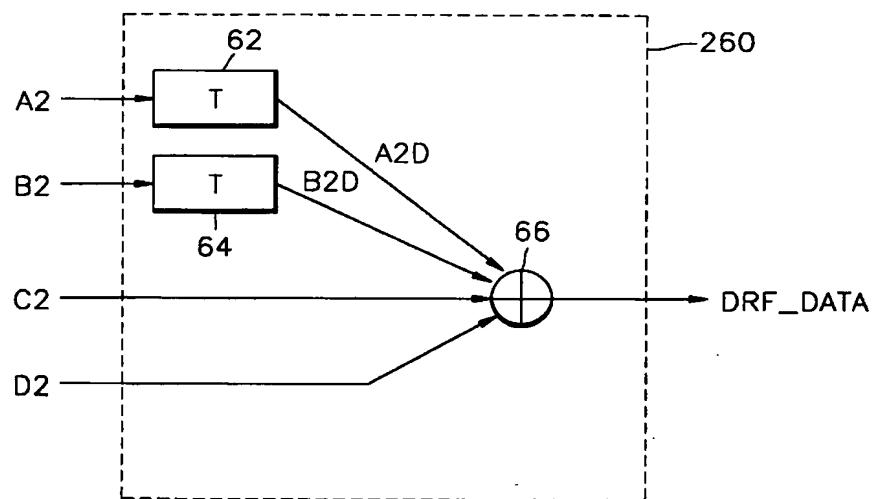
【도 4】



【도 5】



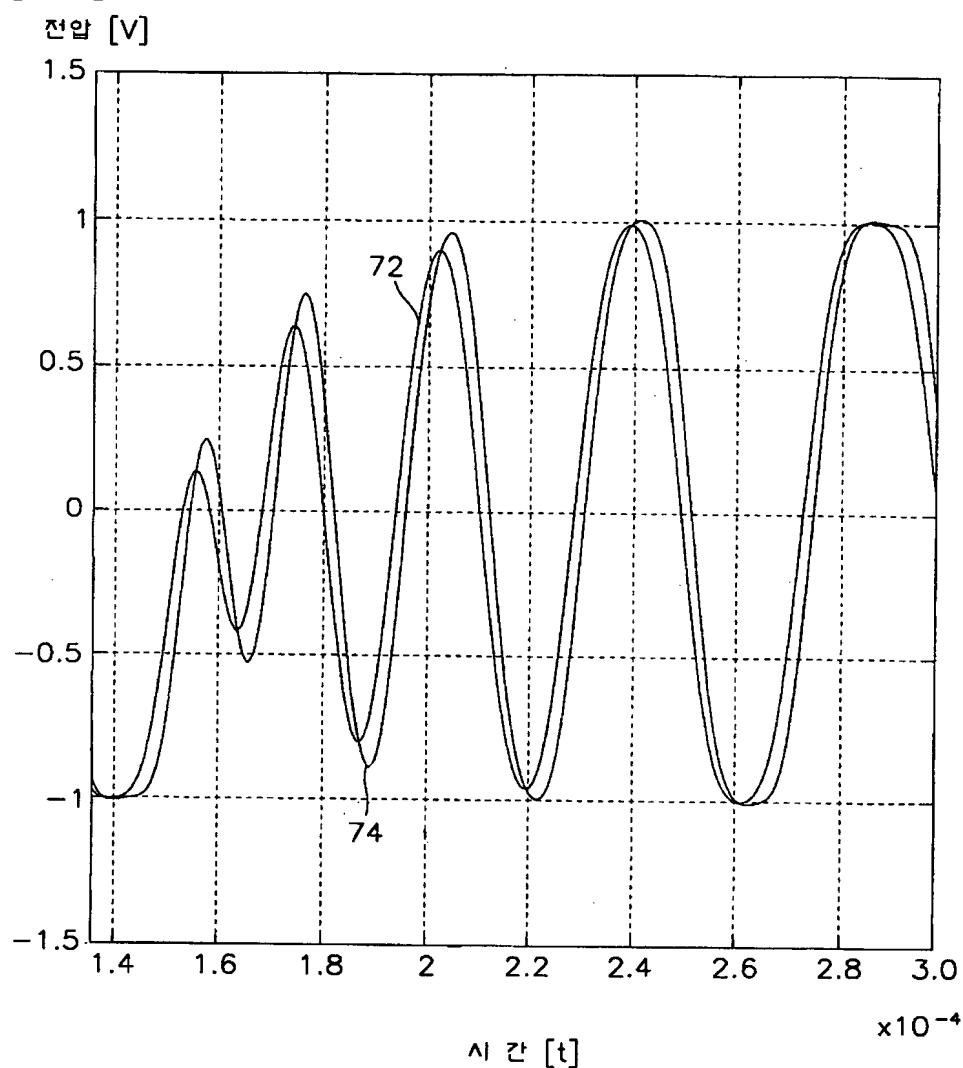
【도 6】



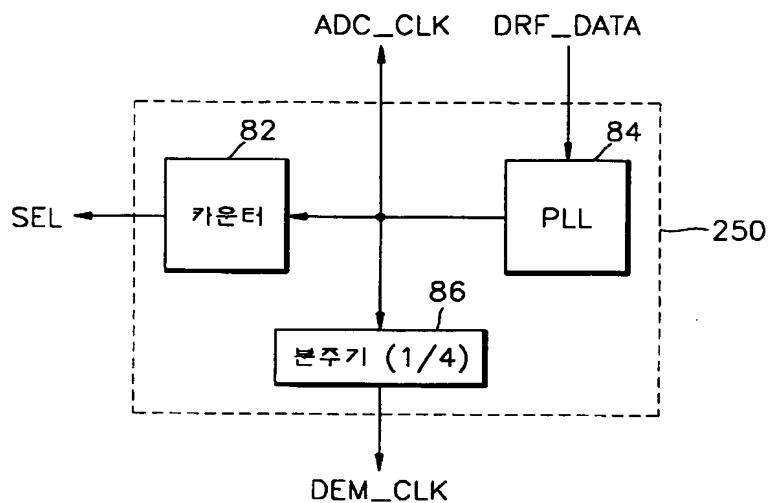
1020010015648

2001/5/

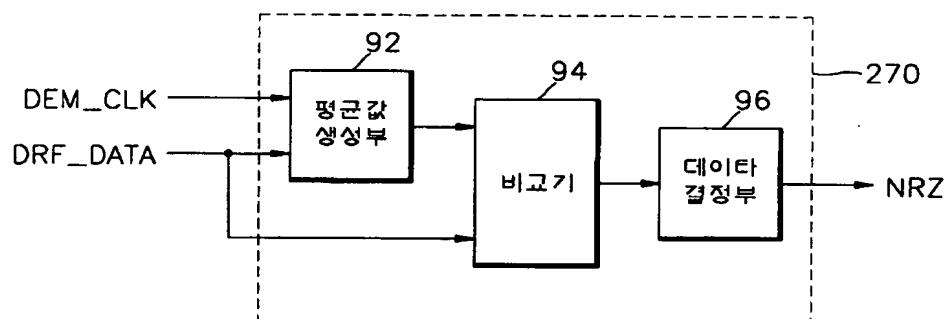
【도 7】



【도 8】



【도 9】



【도 10】

